



ارائه شده توسط:

سایت ترجمه فا

مرجع جدیدترین مقالات ترجمه شده

از نشریات معتبر

ارتباط بی سیم فعال شده توسط گرافن برای معماری های چند هسته ای گسترده

چکیده

روندهای کنونی در طراحی معماری ریز پردازنده منجر به یک افزایش شدید در موازی سازی در سطح هسته شده است که در آن یک تعداد معین از پردازنده های مستقل و یا هسته ها به هم پیوسته می باشند. از آنجا که تنگنای اصلی، حرکت از محاسبات به ارتباطات پیش بینی شده است، ابزارهای کارآمد و مقیاس پذیر از ارتباط بین هسته ای برای تضمین بهبودهای عملکرد ثابت در پردازنده های چند هسته ای بسیار مهم می باشد. همانطور که تعداد هسته ها رشد می کند، هنوز مشخص نیست که آیا پیشنهاد های اولیه، از جمله الگوی شبکه بر روی تراشه (NOC)، شرایط سخت این سناریو را تامین می کند یا خیر. در این مقاله، یک حوزه پژوهشی جدید ارائه شده است که در آن معماری های چند هسته ای گسترده دارای قابلیت های ارتباطی بی سیم در سطح هسته هستند. این هدف با استفاده از آنتن های مسطح مبتنی بر گرافن عملی می شود که می تواند سیگنال ها را در باند تراهرتز تشعشع نماید در حالی که استفاده از سطح تراشه از همتایان فلزی آن کمتر است. برای بهترین آگاهی ما، این اولین کاری است که به بحث در مورد استفاده از ارتباط بی سیم، فعال شده با گرفتن برای پردازنده های چند هسته ای گسترده می پردازد. چنین سیستم های بی سیم، رادیو و تلویزیون، انتشار به ایستگاه های کاری مختلف، ارتباطات همه با همه را فعال می سازد و همچنین به طور قابل توجهی بسیاری از مسائل موجود در محیط های هسته ای انبوه، از جمله مشکلات انسجام داده ها، یکپارچگی، هماهنگی و ارتباطات را کاهش می دهد. چندین چالش تحقیقاتی آزاد مربوط به پیاده سازی، ارتباطات و معماری چند هسته اشاره می شود که راه را برای تحقیقات آینده در این زمینه چند رشته ای هموار می کند.

اصطلاحات شاخص - شبکه بر روی تراشه، پردازشگر چند هسته ای، بی سیم، گرافن، آنتن ها، تراهرتز، معماری،

چند هسته ای، در حال ظهور

۱. مقدمه

در طول چند دهه، پیشرفت فناوری در مدارهای دیجیتال، به عنوان مثال، تکنیک های ساخت دقیق، کاهش مداوم در اندازه ترانزیستورها را میسر نموده است. این تمایل، ادغام ترانزیستورهای بیشتر را در یک تراشه میسر نموده است و منجر به افزایش عملکرد بسیار بالا و کاهش هزینه در هر ترانزیستور شده است. به عنوان سطح یکپارچه سازی روش های فوق العاده ادغام در مقیاس بزرگ (ULSI)، تاخیر ارتباطی داخل تراشه و مصرف توان تبدیل به موانع عمده شهود است که از ادامه روند تعیین شده توسط قانون Moore جلوگیری می کند.

علاوه بر این، دلایل اصلی برای کاهش بازده عملکرد این روند مقیاس بندی به شرح زیر است. با کاهش عرض سیم ها بر روی تراشه، مقاومت آنها و در نتیجه تأخیر مقاومتی در برابر خازنی (RC) به میزان قابل توجهی افزایش می یابد. همچنین، با توجه به افزایش فرکانس های ساعت که کاهش زمان های نماد را تحمیل می کند، شارژ و تخلیه سیم در زمان معین یک مشکل بسیار چالش برانگیز شده است. در نهایت، تقاضای پویای توان در مورد یک ترانزیستور اکسید فلزی نیمه هادی مکمل (CMOS) متناسب با فرکانس عملکرد آن و در درجه دوم متناسب با ولتاژ مدار رسیده کرده است که نیاز به ولتاژ پایین و طرح های فرکانس محدود شده را توجیه می کند. گرافن به لطف ویژگی های نویدبخش خود، می تواند تدبیری برای ترانزیستورها با سرعت بالا و مصرف توان کمتر نسبت به ادوات CMOS سنتی باشد. با این حال، چنین ترانزیستورهایی، تا کنون، برای کاربرد آن در مدارات RF و نه در محاسبات دیجیتال، به دلیل عدم وجود ذاتی شکاف باند در گرافن، پیش بینی شده اند [۱].

از آنجا که عملکرد بهتر دیگر از طریق افزایش فرکانس ساعت به دلایلی که در بالا اشاره شد دست یافتنی نیست، روند طبیعی در طراحی معماری ریز پردازنده، بهبود عملکرد با استفاده از معماری موازی است. موازی سازی توسط اتصال داخلی چند پردازنده مستقل که یک تراشه چند پردازنده (CMP) را تشکیل می دهند به دست می آید و به سمت ظهور اخیر پردازنده های چند هسته ای و پردازنده با بسیاری از هسته ها به عنوان مثال، بیش از ۱۶ هسته، منجر شده است. تنگنای عملکرد اصلی این سیستم ها در حال حاضر توسط مجموعه الزامات ارتباطات داخل تراشه توسط انسجام و هماهنگ سازی، در میان دیگر عملیات های مشترک و لازم در محیط های چند هسته ای تعریف

شده است. در این زمینه، الگوی شبکه بر روی تراشه (NOC) برای ارتقای عملکرد سیستم های CMP با ارائه ارتباط مقیاس پذیر و کارآمد بین هسته از طریق ارتباطات داخلی سیمی مسیریابی شده ارائه شده است. این رویکرد در مقابل معماری های مبتنی بر باس سنتی رخ داد که مقیاس بندی آنها بر حسب تاخیر و بازده انرژی ناشی از ماهیت مالتی پلسینگ تقسیم زمانی آن، زمانی که تعداد هسته ها زیاد می شد، ضعیف بود.

با این حال، همانطور که مقیاس بندی این تکنولوژی، ادغام هسته های بیشتر را در همان تراشه میسر می سازد، راه حل های اولیه سیم بندی NOC چند چالش را در شرایط تاخیر در برخواهند داشت، توان مورد نیاز و استفاده از سطح تراشه که همچنین به عنوان سربار سطح اشاره می شود. در نتیجه و از زمان آغاز الگوی NOC، بسیاری از تلاش های تحقیقاتی به سمت مقابله با خواسته های فزاینده ای از این زمینه همیشه در حال تغییر از معماری ریز پردازنده صورت گرفته است [۲]. در این مقاله، ما این حوزه مدرن تحقیقاتی را بررسی می نماییم و شبکه بی سیم بر روی تراشه (GWNOC) مبتنی بر گرافن را معرفی می کنیم، یک رویکرد جدید که متکی نانوانت های نانومبتنی بر گرافن (نگاه کنید به [۳]) برای پیاده سازی ارتباط بی سیم بین هسته های چند پردازنده است. انتظار می رود که این طرح بطور قابل توجهی فراتر از شبکه بی سیم بر روی تراشه (WNOC) عمل نماید و هدف آن، فراهم نمودن مقیاس پذیری، انعطاف پذیری و سربار سطح بهبود یافته برای سیستم های چند هسته ای با چند صد و هزاران هسته است. برای بهترین حالت، کار اولیه، بررسی به کارگیری ارتباط بی سیم نانومقیاس برای شبکه های روی تراشه است. کمک های عمده عبارتند از:

- ما این زمینه مدرن را به طور خلاصه برای بررسی فعالیت های تحقیقاتی مختلف، از جمله استفاده از راه حل های فوتونیک و یا بی سیم و سنتی با شناسایی مزیت های بالقوه آن و همچنین مسائل آزاد آن بررسی می نماییم.
- ما همچنین استفاده از گرافن را در زمینه WNOC به علت ویژگی های عالی آن پیشنهاد می دهیم. GWNOC حاصل، ارتباطات را در سطح هسته در باند THz با استفاده از نانوانت های مبتنی بر گرافن فراهم می کند که عملکرد عالی را بر حسب پهنای باند و سربار سطح ارائه می دهد.

• ما مسائل باز و چالش های پژوهش را با توجه به ترکیبی از شبکه بر روی تراشه گرافن و بی سیم ، به عنوان یک نقشه راه برای تحقیقات آینده مطرح و تجزیه و تحلیل می نماییم.

ادامه این مقاله به شرح زیر سازماندهی شده است. در بخش II، ما جزئیات راه حل های در حال ظهور مختلف را برای رسیدگی به کاستی های NOCS سنتی پیشنهاد نموده ایم. در بخش III، ما GWNOC را ارائه و به تجزیه و تحلیل ویژگی های منحصر به فرد آن می پردازیم. در بخش IV، ما چالش های پژوهش های مختلف از GWNOC را در مورد پیاده سازی و دیدگاه های شبکه تجزیه و تحلیل می نماییم. در نهایت، نتیجه گیری در بخش V انجام شده است.

II. شبکه بندی روی تراشه مدرن

معماری های پردازنده چند هسته ای روی سیستم های حافظه پیچیده به منظور فراهم نمودن ابزاری سریع و کارآمد برای دسترسی و به اشتراک گذاری داده ها بین هسته ها تکیه می کنند. مشخصات چنین سیستم هایی، تقاضاهای ارتباطی را تعریف می کند که NOC باید برآورده سازد. به علاوه، سازگاری حافظه، یعنی چگونگی مرتبه بندی عملیات حافظه در اجرا و عملیات های وابستگی کش، یعنی، حفظ تصویر حافظه تک قابل دسترسی به تمام پردازنده ها به طور خاص برحسب تاخیر حیاتی هستند. زمانی که تعداد هسته ها روی تراشه افزایش می یابد، توپولوژی های خط سیم ستی برای تضمین چنین شرایط تاخیر بدون تاثیر چشمگیر بر دیگر عوامل عملکردی ناکارآمد می شوند.

در این زمینه، راه حل های مخرب به منظور کاهش محدودیت های NOC از نظر زمان تاخیر مورد نیاز است در حالی که پهنای باند بالا و حفظ توان و سطح مقرون به صرفه را ارائه می دهد. روش های متعددی بررسی شده است و در زیر آنها به طور خلاصه معرفی شده اند.

A. شبکه سه بعدی روی تراشه

ایجاد مدارهای مجتمع سه بعدی، که در آن لایه های دستگاه های فعال به صورت عمودی متصل شده اند، نشان دهنده مزایای قابل توجهی مانند بهبود ایمنی نویز و یا تراکم بسته بندی بالاتر، و همچنین چندین مزیت مربوط به

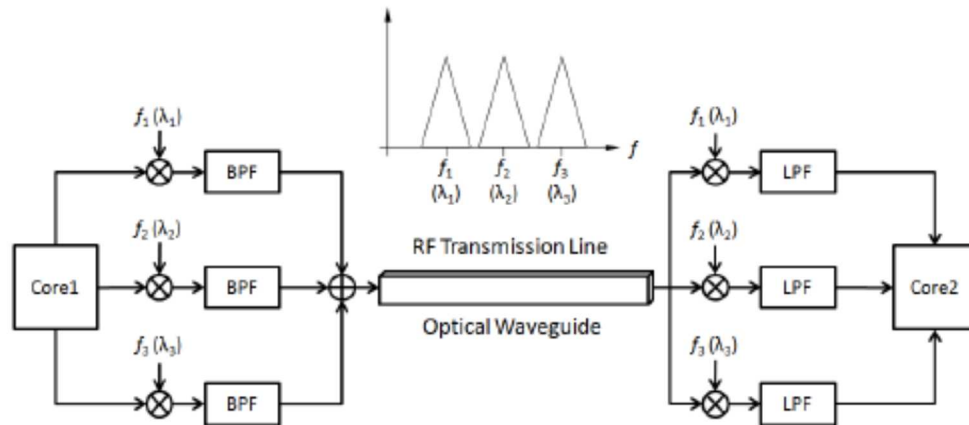
طراحی NOC است [۴]. برای مثال، میانگین تاخیر سیم انتشار بطور قابل توجهی با توجه به فاصله کوتاه بین لایه ها کاهش می یابد، به عنوان مثال، چند ده میکرومتر. علاوه بر این، پشته بندی سه بعدی، استفاده از توپولوژی را میسر می سازد که در فضای طراحی دوبعدی، به طور بالقوه نشان دهنده نتایج تاخیر چند هاپ غیرعملی است [۴]. چون چنین مزایایی عمدتاً در سطح شبکه هستند، بهبود بالقوه سازگار با و عملاً مستقل از فن آوری اتصال زمینه ای می باشد. علاوه بر این، این یک راه موثر برای رابط مستقیم با فن آوری های مختلف در روش ترکیبی است که مدولاریته را با اجتناب از ادغام فن آوری های مختلف در همان لایه تسهیل می نماید.

همچنین مهم است که توجه داشته باشید که پشته بندی سه بعدی، چالش های قابل توجه را ارائه می دهد. انطباق لایه های فعال، افزایش در تراکم گرمایی را تولید می کند که باید به منظور اجتناب از اثرات حرارتی از آن ممانعت شود. همچنین، روش تصفیه برای تولید چنین مدارهای سه بعدی یکپارچه و شبکه مورد نیاز، به ویژه، روش این بازی برای موقعیت یابی دقیق از اتصالات عمودی. همچنین، روش های پالایش شده برای تولید چنین مدارهای سه بعدی یکپارچه و شبکه به ویژه، روش های همترازی برای موقعیت یابی دقیق اتصالات عمودی مورد نیاز هستند.

B. اتصالات داخلی RF

همانطور که فن آوری مقیاس بندی، تنگنای عملکرد اعمال شده توسط تاخیر و پهنای باند شبکه های سیمی سنتی بر روی تراشه را ظریف تر می نماید، تلاش های تحقیقاتی به تازگی روی پیدا کردن جایگزین های مقیاس پذیر در طراحی لایه فیزیکی متمرکز شده اند. در این راستا، انتقال سیگنال های RF مدوله شده بر روی خطوط انتقال تراشه به منظور تکمیل طرح های سیمی سنتی پیشنهاد شده است [۵]. از آنجا که سیگنال ها در نزدیک به سرعت نور انتشار می یابند، تاخیر به طور قابل توجهی کاهش می یابد و مستقل از طول پیوند می شود. علاوه بر این، به طور کلی سرعت داده های در دسترس می تواند توسط انتقال همزمان چند فرکانس یا سیگنال های مالتی پلکس شده - کد از طریق یک خط انتقال به اشتراک گذاشته شده افزایش یابد (شکل ۱ را ببینید). چنین رویکردی، اتصال داخلی چندین هسته را با استفاده از یک خط انتقال توسط منسوب نمودن هر هسته کانال و در نتیجه کاهش تعداد سیم ها روی تراشه میسر می سازد. پهنای باند می تواند به صورت پویا، وابسته به نیازهای هر هسته، تخصیص داده شود.

با این حال، استفاده از اتصالات داخلی RF چند چالش باز را به وجود می آورد. اجرای مداری فرستنده و گیرنده های مالتی پلکس کننده کد یا فرکانس، سربار سطح و توان را تولید می کند که باید زمانی که اندازه شبکه افزایش یابد، کنترل شود. همچنین زمانی که انعکاسات عدم تطبیق امپدانس در خاتمه خط انتقال می تواند تداخلاتی را ایجاد کند، توپولوژی فیزیکی باید به دقت طراحی شوند.



شکل ۱. نمونه ای از یک طرح ارتباطات چندکانالی. بسته به الگوی اتصال داخلی، هسته ها از طریق یک خط انتقال RF یا یک موجبر نوری در ارتباط با کنوانسیون مربوطه خود ارتباط برقرار می کنند (فرکانس یا طول موج چندگانه)

C. شبکه فوتونیک روی تراشه

ظهور علم فوتونیک سیلیکونی در مقیاس نانو ایجاد NOCها فوتونی را با استفاده از ادغام بلوک های ساختمان های نوری سازگار با CMOS میسر نموده است. چنین شبکه هایی، مزیت های اصلی اتصالات RF را از نظر تاخیر و قابلیت پیکربندی دوباره حفظ نموده اند، در حالیکه پهنای باند و توان کم را ارائه می دهد. در واقع، مصرف توان یک اتصال فوتونی تقریباً مستقل میزان ارسال بیت های انتقال و فاصله است [۶]. با این حال، مشکل پیاده سازی بافر تمام نوری و یا پردازش هدر این طراحی NOC فوتونیک را به یک کار چالش برانگیز تبدیل نموده است. چندین رویکرد به منظور شرایط چنین ویژگی پیشنهاد شده است، مانند تنظیم کانال های مجازی نوری با استفاده از یک

کانال کنترل NoC الکتریکی موازی [6] یا اجتناب کامل از مسیریابی با استفاده از موجبرهای به اشتراک گذاشته و به کارگیری یک طول موج در هر هسته. [7].

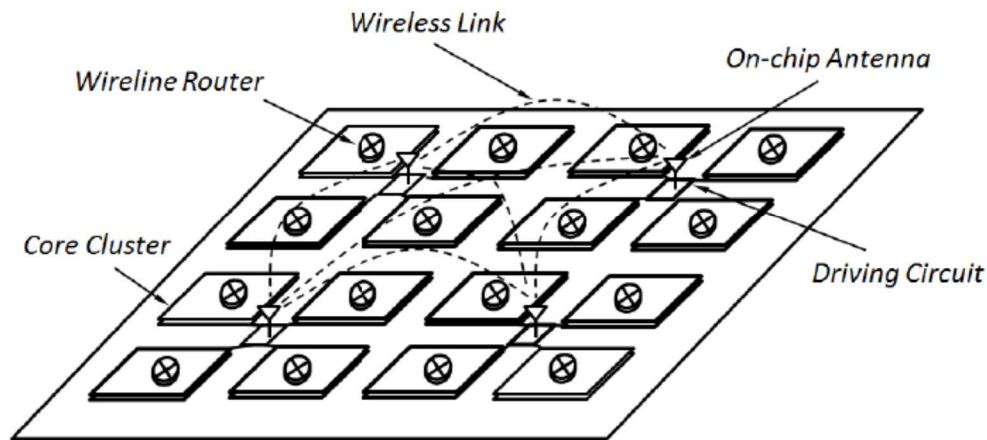
D. شبکه بی سیم بر روی تراشه

در حالی که مقیاس بدی تکنولوژی به عنوان مقصر اصلی ارائه نامناسب NOCS سنتی شناخته شده است، این نیز ممکن است بخشی از راه حل باشد. در واقع، پیشرفت ها در ادغام CMOS، پیاده سازی آنتن های میلی متری روش تراشه را برای میسر نمودن تابش در باند گیگاهرتز، و همچنین فرستنده و گیرنده های مناسب با فرکانس بالا میسر ساخته است. الگوی شبکه بی سیم بر روی تراشه (WNoC)، که در آن آنتن های بر روی تراشه قادر به ایجاد لینک های بین هسته ای بی سیم هستند، در استفاده از چنین گزینه هایی هدف گذاری شده است.

مزایای استفاده از ارتباط بی سیم برای شبکه های داخل تراشه به طور عمده سه برابر است. اولین و به همین ترتیب برای گزینه های فوتونیک/RF، تاخیر انتشار به طور قابل توجهی کاهش می یابد و عملاً مستقل از فاصله انتقال در سطح تراشه است، زمانی که پیام ها نزدیک به سرعت نور منتشر می شوند. دوم، انعطاف پذیری ذاتی ارتباطات بی سیم گزینه های قابلیت شکل پذیری دوباره را به فرایند طراحی می افزاید. از آنجا که هیچ زیرساخت مسیر برای انتقال اطلاعات به گیرنده مورد نیاز نیست، WNoCs می تواند توپولوژی منطقی و یا دیگر پارامترهای انتقال را بدون نیاز به هر گونه اصلاح فیزیکی تغییر دهد. در نهایت و با توجه به مزیت های فوق، ارتباط بین هسته ای بی سیم پتانسیل برای بهبود مقیاس پذیری در شرایط رکود، توان و مصرف انرژی را همانطور که در [8]، [9] نشان داده شده است، ارائه می دهد.

چنین مزایایی به پیشنهاد چند طرح اولیه و متنوع WNoC منجر شده است. در اصل، WNoC معمولاً به عنوان یک گزینه معتبر در نظر گرفته می شود زمانی که به منظور ارتقای NoC داده های اصلی سیم بندی مستقر می شود. در این روش ترکیبی، مزایای منحصر به فرد ارتباط بی سیم روی راه حل های موجود سیمی را می توان برای ایجاد یک سیستم کنترل بی سیم مورد استفاده قرار داد. [10] همچنین، قرار دادن لینک های بی سیم دور برد نقطه به نقطه به منظور کاهش معنی دار متوسط تعداد دفعات مشاهده هاپ از توپولوژی سنتی NoC پیشنهاد شده است

که یا موقعیت یابی ثابت و منظم [8]، (همانطور که در شکل ۲ توضیح داده شده است) و یا پیشنهاد اصول شبکه های جهان کوچک را انجام دهد [9].



شکل ۲. دیاگرام شماتیک یک شبکه ترکیبی بی سیم بر روی تراشه، در آن لینک های بی سیم به خوشه های هسته ای از راه دور بر روی یک شبکه سیمی اتصال پیدا می کنند. لینک های سیمی درون مسیریاب برای سادگی حذف شده اند.

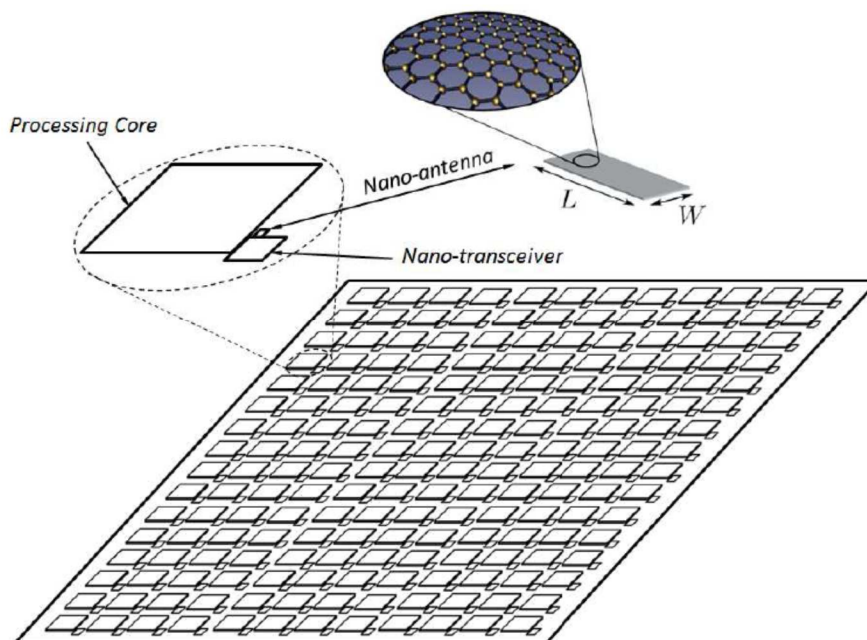
۱۱۱. شبکه های بی سیم بر روی تراشه مبتنی بر گرافن

چشم اندازهای الگوی WNoC قطعاً امیدوار کننده است. با این حال، پیاده سازی های فعلی نشان دهنده کاستی های مربوط به توانمندکننده اصلی WNoC است: آنتن های بر روی تراشه. به عنوان مثال، جایگزین کامل لینک های سیم بندی شده برای همتایان بی سیم خود در [11] برای صفحه داده ها ارائه شده است، اما هنوز معلوم نیست که چگونه این ارقام سربار سطح با افزایش تعداد هسته ها، مقیاس بندی خواهند شد.

در واقع، اندازه آنتن های فلزی بر روی تراشه در آینده، به عنوان مثال، صدها میکرومتر [8]، می تواند رویکرد یکپارچه سازی غیرعملی را حداقل برای یک آنتن در هر هسته تحویل دهد، زمانی که اندازه های هسته همچنان به با هر نسل تکنولوژی CMOS کوچک می شود و به اندازه چند صد میکرومتر می رسد. همچنین، از آنجا که پهنای باند در دسترس به طور کلی معکوس با اندازه آنتن متناسب است، آنتن های فلزی قادر به ارائه پهنای باند کافی در چنین سناریوی داده های فشرده هستند. این مسائل نمی تواند با کاهش بیشتر اندازه یک آنتن فلزی حل شود،

همانطور که این مورد، استفاده از فرکانس رزونانس بسیار بالا را از نزدیک مادون قرمز به محدوده نوری تحمیل می کند. با توجه به تحرک کم الکترون ها در فلزات زمانی که ساختارهای مقیاس نانومتر در نظر گرفته می شوند و چالش ها در اجرای یک فرستنده و گیرنده که قادر به عمل در این فرکانس بسیار بالا خواهند بود، امکان ارتباطات بین هسته ای بی سیم می شود در صورتی که این رویکرد دنبال شود به خطر می افتد.

در عوض، ما استفاده از ارتباط بی سیم در ابعاد نانو را با استفاده از نانو آنتن های مبتنی بر گرافن به منظور آزاد کردن پتانسیل کامل الگوی WNoC پیشنهاد می دهیم. نانو آنتن مبتنی بر گرافن تنها در اندازه چند میکرومتر، یعنی دو متره کمتر از ابعاد فلزی آینده آنتن بر روی تراشه، می تواند ارتباط بین هسته را در باند تراهرتز (0.1-10 THz) فراهم کند. این ویژگی ها، سازگاری اندازه را برای هر هسته پردازنده میسر می سازد و پهنای باند کافی به طور انبوه در چند پردازنده موازی ارائه می دهد [12]. ما به این روش ارتباطی جدید شبکه بی سیم بر روی تراشه در مقیاس نانو بی سیم مبتنی بر گرافن (GWNOC) اشاره می کنیم و ما آن را به عنوان پایه و اساس آینده معماری شبکه بر روی تراشه پیشنهاد می کنیم.



شکل 3. دیاگرام شماتیک شبکه 144 هسته ای بی سیم بر روی تراشه مبتنی بر گرافن (GWNOC) با یک آنتن،

عرض W و طول L ، در هر هسته

شکل ۳ یک پیاده سازی ساده مفهومی از یک GWNOC نشان می دهد. این مهم است که توجه داشته باشید که تمام هسته های پردازنده با یک نانو آنتن با مبتنی بر گرافن و نانو فرستنده و گیرنده مجهز می شوند که دومی، اطلاعات را برای انتقال خروجی و تفکیک انتقال ورودی آماده می نماید. در حالی که حفظ مزایای استفاده از WNoC صورت می گیرد، مزایای اصلی این روش GWNOC به شرح زیر است.

محدودیت های پهنای باند و سطح

نانو آنتن مبتنی بر گرافن از انتشار شدیداً محدود امواج Polariton Plasmو سطحی (SPP) حمایت می نماید. با توجه به شاخص حالت موثر بالای آن، سرعت انتشار امواج SPP می تواند تا دو مرتبه در زیر سرعت انتشار امواج الکترومغناطیسی در خلاء باشد [۳]. [به عبارت دیگر، انتظار می رود نانو آنتن مبتنی بر گرافن دو برابر کمتر از آنتن ربع موج فلزی فرکانس رزونانس باشد. بر اساس نتایج اولیه ما [۳]، یک آنتن نانو پیچ چند میکرومتر گسترده و طولانی می تواند به طور موثر در باند تراهرتز تابش کند (شکل ۴ را ببینید). از یک طرف، چنین ابعاد کاهش یافته، قابل مقایسه با اندازه های هسته ای آینده، یعنی چند صد میکرومتر است که ادغام یک یا چند آنتن را در هر هسته و تولد مفهوم هسته های بی سیم در نسل آینده چند پردازنده ها را میسر می سازد. از سوی دیگر، باند تراهرتز می تواند پهنای باند کافی را برای تطبیق الزامات فزاینده حالت های چند پردازنده ارائه دهد.

علاوه بر این، به کارگیری سیگنال تراهرتز عملاً اثرات میدان نزدیک را بین آنتن های همسایه حذف می کند زیرا منطقه میدان نزدیک در این فرکانس ها حدود یک صد میکرومتر است.

ارتباطات چندپخشی و همه به همه

در محیط های چند هسته ای، بخش مهمی از ترافیک بر روی تراشه ها به طور کلی پیام های کنترل چندپخشی کوتاه می باشد که برای اهداف انسجام حافظه نهان، ثبات داده ها و هماهنگ سازی به کار گرفته می شود. علاوه بر این، برخی از برنامه های موازی نیاز به انتقال مقادیر زیادی از داده ها در شکل همه به همه، به عنوان مثال، محاسبه D FFT دارد [۱۳]. [به دلیل مشکل اجرای کارآمد ارتباطات همه به همه به طور کلی، و چندپخشی و پخش برنامه به طور خاص، اکثر راه حل های NOC به خوبی در چنین شرایطی عمل نمی کنند. در مقابل، چون اطلاعات

متشعشع می شود و می تواند به طور بالقوه توسط هر گیرنده در محدوده انتقال دریافت شود، GWNOC، انتشار محلی و چند قابلیت های پخش را فراهم می کند و انتقال داده ها به صورت شفاف با توجه به محل داده ها در تراشه صورت می گیرد. هیچ فن آوری اتصال دیگری ذاتا چنین گزینه های که از مقیاس پذیری معماری چند هسته ای سنتی و باز کردن یک فضای طراحی وسیع در سطح معماری اطمینان حاصل نماید را ارائه نمی دهد. انتقال کارآمد همزمان از منابع مختلف به مقاصد مختلف به شدت محدودیت های طراحی معماری موازی و در نتیجه پیچیدگی برنامه نویسی موازی را کاهش می دهد.

مدولاریته

قابلیت تکرار و مدولاریته دو ویژگی هستند که می تواند با ایجاد هسته بی سیم انجام شود که در آن نانو آنتن گرافن و یک فرستنده و گیرنده در داخل یک پردازنده هسته یکپارچه می شوند. کتابخانه هسته های همه منظوره و یا بی سیم خاص می تواند ایجاد شود که ساخت پردازنده های چند هسته سفارشی شده توسط ادغام و تنظیمات اولیه یک مجموعه از چنین هسته هایی را میسر می سازد. هسته های این چند پردازنده ها، به صورت بی سیم به هم متصل می شوند که به طور بالقوه ضرورت شبکه سیمی خاص بر روی تراشه را حذف می کند. علاوه بر این، مدولاریته GWNOC همچنین امکان ارتباط بین لایه مدار را در یک روش سه بعدی بدون سیم کشی اضافی فراهم می نماید.

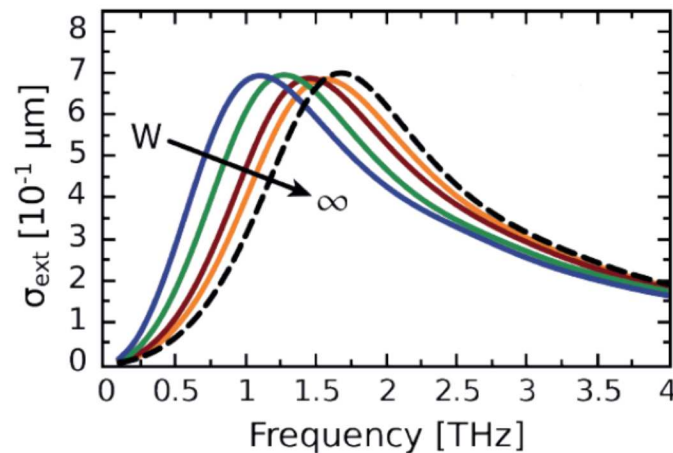
IV. موضوعات باز و چالش های تحقیقاتی

استفاده از گرافن به عنوان اساس نسل جدیدی از WNOG طیف گسترده ای از چالش های پژوهش را از حوزه های پیاده سازی فیزیکی تا طراحی معماری کامپیوتر را به همراه آورده است. این چالش ها باید به منظور هموار کردن راه برای توسعه نسل جدیدی از چند پردازنده ها مورد بررسی قرار گیرند.

خواص آنتن

خصوصیات بیشتر از نانوانتن گرافن به منظور ارزیابی امکان سنجی روش GWNOC در مرکز تمرکز قرار دارد و به خودی خود چالشی بزرگ است. یکی از جنبه های مهم ارزیابی، بازده تابشی این آنتن است. کارهای اخیر بازده تابش تا ۲۵٪ [14] را گزارش داده اند که به بازده کل 4٪ زمانی که عدم تطبیق امپدانس بین آنتن و یک بار فرضی در نظر

گرفته شده است، کاهش می یابد. با این حال، توسعه مدار تطبیق امپدانس برای نانوانتن گرافن می تواند به بهبود این بازده پایین کمک کند. تاثیر عوامل دیگر، از جمله دوپینگ شیمیایی گرافن، در عملکرد آنتن نیز سزاوار توجه است.



شکل 4. وابستگی اولین فرکانس رزونانس یک آنتن نانو پچ به عنوان تابعی از عرض آن، تعیین شده توسط مقطع جذب نرمال. طول آنتن $L = 5$ میکرومتر و نقشه های مربوط، از چپ به راست، متناظر با 1 میکرومتر، 2 میکرومتر، 5 میکرون، 10 میکرون و تکه های بی نهایت گسترده است.

موضوع دیگری که هنوز مشخص نیست این است که چگونه بستر سیلیکونی یا مدارهای اطراف آنتن می تواند روی انتشار امواج SPP داخل آنتن و در نتیجه، خواص اشعه آن تاثیر می گذارد. کار در [3]، گزارش تغییر فرکانس رزونانس در حضور یک لایه سیلیکونی با مقدار گذردهی و ضخامت های مختلف است. با این حال، اینکه چگونه مدارات بستر روی پارامترهای دیگر مانند بازده تابش تاثیر می گذارد هنوز هم نیاز به بررسی دارد.

پیاده سازی

به منظور فعال کردن ارتباطات بر روی تراشه بی سیم، توسعه مدار درایو نانو آنتن لازم است. این مدار نیاز به عمل در فرکانس مشابه با نانوانتن دارد که باند تراهرتز با توجه به نتایج اولیه ما است. [3] پیشرفت در توسعه اجزای مبتنی بر گرافن را نشان می دهد که آنها کاندید بسیار عالی برای برنامه های کاربردی با فرکانس فوق العاده بالا [1] هستند که در نهایت با هدف به دست آوردن مدار مبتنی بر گرافن در باند تراهرتز ساخته می شوند. به عنوان مثال، فرکانس

های قطع قابل توجه (350 fT) گیگاهرتز در ترانزیستور اثر میدانی گرافن (GFETs) با توجه به تحرک حامل بالا در نانومواد به دست آمده است. [1] گرافن نیز به طور منحصر به فرد برای تقویت کننده های کم سر و صدا (LNAs) مناسب است همانطور که به لحاظ نظری فرکانس بالا و سر و صدای کم را ارائه می دهد.

تولید دقیق، کارآمد و قابل تکرار نانوروبان گرافن (GNR) و یا GFETs دولایه به منظور ارائه بلوک های با کیفیت بالای ساخت برای ایجاد نانو آنتن و فرستنده و گیرنده ضروری است. ابعاد مورد نیاز GNRS برای چنین اجزای RF کاملاً در مقایسه با GNRS برای دستگاه های منطق [15] راحت است و از این رو به نظر می رسد کاملاً رسیدن به تولید با عملکرد بالا در نانو روبان گرافن (GNRS) امکان پذیر است.

موضوع مهم دیگر برای بررسی این است که چگونه ادغام آنتن با فرستنده و گیرنده صورت می گیرد. چالش اساسی در اینجا شناسایی روش های یکپارچه سازی ناهمگن مناسب است که ممکن است گرافن را در برابر محیط مدار نیمه هادی ادغام نماید. به طور کلی، فناوری دستگاه گرافن با فن آوری سیلیکون [16] سازگار است. با این حال، رابط های گرافن دی الکتریک و تماس های فلز-گرافن با محدود کردن عملکرد RF به طور کلی با کاهش تحرک حامل [16] و معرفی مقاومت پارازیتی [17] نیاز به بهینه سازی دارند. در نهایت، یکی دیگر از گزینه ها، یکپارچه سازی فن آوری های دیگر مانند دستگاه های InP در میسر نمودن تحریک آنتن گرافن در فرکانس های مورد نیاز است [18].

ارتباطات و شبکه

در حالی که فرکانس تابش شناخته شده است، یک مدل کانال به منظور بررسی پهنای باند ارتباطی موجود بر روی تراشه، اساسی است. این مدلها باید در مورد وجود جذب مولکولی که ناشی از تحریک درونی مولکول خاص در فرکانس های بالا است مورد تجزیه و تحلیل قرار گیرند. در حالی که نتایج اولیه اشاره به امکان استفاده از پهنای باند انتقال بسیار بزرگ برای ارتباطات تراهرتز کوتاه برد [۱۲] دارند، آثار چند مسیری برای بازتاب های درون بسته در نظر گرفته می شوند.

بررسی انتشار و انعکاس امواج EM در داخل بسته تراشه با توجه به موارد زیر نیز ضروری است. به طور کلی، بازده تابش از آنتن مسطح در جهت همسطح به طور بسیار کم و قابل ملاحظه ای در جهت عرضی بالاتر است. خط دید

ارتباطات بسیار چالش برانگیز است، در حالی که ارتباط از طریق امواج EM منعکس شده ممکن است از فاصله بین آنتن و بسته بندی تراشه در محدوده میلی متر عملی شود. با وجود این و مختصات دیگر حالت های بی سیم بر روی تراشه، به عنوان مثال ، محدودیت از نظر انرژی و سطح تراشه و انرژی ، ما نیاز به تجدید نظر در تمام پشته های پروتکل با توجه به شبکه های بی سیم کلاسیک داریم از جمله جنبه های زیر داریم:

- برنامه نویسی و مدولاسیون طرح های ویژه نیاز به منظور دستیابی به ارتباط موثر از طریق امواج منعکس شده در حالی که اجتناب، و یا حتی با استفاده، از انتشار مورد بررسی قرار گیرد.
- استراتژی برای رسیدگی به GWNOC ، به صورت چندپخشی و انتشار که برای نسل بعدی معماری چند هسته ای ضروری است.
- انعطاف پذیری ارائه شده توسط ارتباط بی سیم اجازه می دهد تا به میزان قابل توجهی کاهش زمان تاخیر چند هاپ با هزینه اضافه کردن تداخل و دسترسی به رسانه با توجه به وجود انتقال همزمان در همان رسانه صورت گیرد. یک پروتکل کنترل دسترسی محیط (MAC) می تواند با توجه به معاوضه طراحی بین تاخیر مشاخره و تاخیر از چند هاپ طراحی شود، زمانی که محدوده انتقال آنتن به طور انطباقی تغییر یافته است. پروتکل MAC نیز باید مراحل با تداخل بالای امکان پذیر را در برنامه های موازی در نظر بگیرد.

معماری چند هسته ای

با توجه به مشخصات پیاده سازی فیزیکی و پروتکل هایی که ارتباط بین هسته های بی سیم و به نوبه خود پخش و قابلیت های چندپخشی آن را میسر می سازد، یک الگوی کاملاً جدید در معماری چند هسته ای را می توان پیش بینی نمود. چنین قابلیت های ارتباطی همه به همه، طیف وسیعی از امکانات را از لحاظ طراحی معماری باز نموده است. به عنوان مثال، در سطح حافظه، پروتکل وظیفه برنامه نویس می تواند اصلاح شود و در چند مورد حتی با توجه به امکان اجرای ارتباطات بر روی تراشه می تواند حذف شود. در این راستا، هدف ما بررسی فضای طراحی معماری چند هسته ای جدید توسط GWNOC در آینده کارما است.

V. نتیجه گیری

در این مقاله، ما چشم انداز یک حوزه جدید و پژوهشی چند رشته ای را ارائه نموده ایم که در آن تکنیک های در مقیاس نانو، ارتباطات بی سیم را در سطح هسته برای پردازنده های چند هسته عظیم میسر می سازد. اگر چه مفهوم شبکه های بی سیم بر روی تراشه در نوشته ها مورد بحث قرار می گیرد، اندازه آنتن های پیشنهادی بر روی تراشه مانع از اجرای چنین الگویی برای بهره برداری از توان بالقوه آن می شود. ما به کارگیری نانوآنتن مبتنی بر گرافن را برای طراحی و توسعه شبکه های بی سیم انعطاف پذیر و مقیاس پذیر بر روی تراشه پیشنهاد می کنیم. پهنای باند بالا، چندپخشی و توانایی های ذاتی و سربار سطح بسیار کم ارائه شده توسط این رویکرد جدید می تواند دستیابی به موفقیت بزرگ در معماری چند هسته ای گسترده را ارائه دهد. چند پیاده سازی، شبکه سازی و چالش های پژوهشی معماری باید به منظور دستیابی به این اهداف بلند پروازانه بررسی شود، همانطور که در آخرین بخش از این کار به آن اشاره شده است.

تقدیرات

نویسندگان با از حمایت شورای تحقیقات اروپا از طریق کمک هزینه راه اندازی (InteGraDe، شماره 311,307)، بنیاد تحقیقات آلمانی (DFG، LE 2440/1-1)، کمیسیون اروپا (GRADE، 317839)، de Generalitat Catalunya تحت کمک مالی SGR 2009-1140، و وزارت علم و نوآوری اسپانیا تحت کمک مالی EXPLORA- TEC2010-10440-E و پروژه های TEC2010-15765 و TEC2010-15765 (Consolider- RUE) CSD2009-00046 (INGENIO 2010) سپاسگزاری می نمایند. نویسندگان همچنین می خواهند از Llatser Ignacio برای نظرات ارزشمند خود که منجر به بهبود این مقاله گردیده است، تشکر نمایند.

REFERENCES

- [1] Y. Wu, K. A. Jenkins, A. Valdes-garcia, D. B. Farmer, Y. Zhu, A. A. Bol, C. Dimitrakopoulos, W. Zhu, F. Xia, P. Avouris, and Y.-m. Lin, "State-of-the-Art Graphene High-Frequency Electronics," *Nano Letters*, vol. 12, no. 6, pp. 3062–3067, 2012.
- [2] T. Bjerregaard and S. Mahadevan, "A survey of research and practices of Network-on-chip," *ACM Computing Surveys*, vol. 38, no. 1, pp. 1–51, Jun. 2006.
- [3] I. Llatser, C. Kremers, A. Cabellos-Aparicio, J. M. Jornet, E. Alarcón, and D. N. Chigrin, "Graphene-based nano-patch antenna for terahertz radiation," *Photonics and Nanostructures - Fundamentals and Applications*, vol. 10, no. 4, pp. 353–358, 2012.
- [4] B. S. Feero and P. P. Pande, "Networks-on-Chip in a Three-Dimensional Environment: A Performance Evaluation," *IEEE Transactions on Computers*, vol. 58, no. 1, pp. 32–45, Jan. 2009.
- [5] E. Socher and M.-C. F. Chang, "Can RF Help CMOS Processors?" *IEEE Communications Magazine*, vol. 45, no. 8, pp. 104–111, Aug. 2007.
- [6] A. Shacham, K. Bergman, and L. P. Carloni, "Photonic networks-on-chip for future generations of chip multiprocessors," *IEEE Transactions on Computers*, vol. 57, no. 9, pp. 1246–1260, Sep. 2008.
- [7] G. Kurian, J. Miller, J. Psota, J. Eastep, J. Liu, J. Michel, L. Kimerling, and A. Agarwal, "ATAC: A 1000-Core Cache-Coherent Processor with On-Chip Optical Network," in *Proceedings of the 19th international conference on Parallel architectures and compilation techniques*. ACM, 2010, pp. 477–488.
- [8] S.-B. Lee, S.-W. Tam, I. Pefkianakis, S. Lu, M.-C. F. Chang, C. Guo, G. Reinman, C. Peng, M. Naik, L. Zhang, and J. Cong, "A scalable micro wireless interconnect structure for CMPs," in *Proceedings of the 15th annual international conference on Mobile computing and networking - MobiCom '09*. New York, New York, USA: ACM Press, 2009, p. 217.
- [9] A. Ganguly, K. Chang, S. Deb, P. P. Pande, B. Belzer, and C. Teuscher, "Scalable Hybrid Wireless Network-on-Chip Architectures for Multi-Core Systems," *IEEE Transactions on Computers*, vol. 60, no. 10, pp. 1485–1502, 2010.
- [10] P. Y. Chiang, S. Worachewan, C. Hu, L. Guo, H. Liu, R. Khanna, and J. Nejedlo, "Short-Range, Wireless Interconnect within a Computing Chassis: Design Challenges," *IEEE Design & Test of Computers*, vol. 27, no. 4, pp. 32–43, Jul. 2010.
- [11] D. Zhao, Y. Wang, J. Li, and T. Kikkawa, "Design of multi-channel wireless NoC to improve on-chip communication capacity," in *Fifth IEEE/ACM International Symposium on Networks on Chip (NoCS)*. IEEE, 2011, pp. 177–184.
- [12] J. M. Jornet and I. F. Akyildiz, "Channel Modeling and Capacity Analysis for Electromagnetic Wireless Nanonetworks in the Terahertz Band," *IEEE Transactions on Wireless Communications*, vol. 10, no. 10, pp. 3211–3221, 2011.
- [13] H. Jagode and J. Hein, "Custom assignment of MPI ranks for parallel multi-dimensional FFTs: Evaluation of BG/P versus BG/L," in *International Symposium on Parallel and Distributed Processing with Applications (ISPA)*. IEEE, 2008, pp. 271–283.
- [14] M. Tamagnone, J. S. Gomez-Diaz, J. R. Mosig, and J. Perruisseau-Carrier, "Analysis and design of terahertz antennas based on plasmonic resonant graphene sheets," *Journal of Applied Physics*, vol. 112, p. 114915, 2012.
- [15] S. Das and J. Appenzeller, "On the Importance of Bandgap Formation in Graphene for Analog Device Applications," *IEEE Transactions on Nanotechnology*, vol. 10, no. 5, pp. 1093–1098, 2011.
- [16] M. C. Lemme, T. J. Echtermeyer, M. Baus, and H. Kurz, "A Graphene Field Effect Device," *IEEE Electron Device Letters*, vol. 28, no. 4, pp. 282–284, 2007.
- [17] S. Vaziri, M. Ostling, and M. C. Lemme, "A Hysteresis-Free High-k Dielectric and Contact Resistance Considerations for Graphene Field Effect Transistors," *ECS Transactions*, vol. 41, pp. 165–171, 2011.
- [18] M. Kim, J.-S. Rieh, and S. Jeon, "Recent Progress in Terahertz Monolithic Integrated Circuits," in *IEEE International Symposium on Circuits and Systems (ISCAS)*, 2012, pp. 746–749.



این مقاله، از سری مقالات ترجمه شده رایگان سایت ترجمه فا میباشد که با فرمت PDF در اختیار شما عزیزان قرار گرفته است. در صورت تمایل میتوانید با کلیک بر روی دکمه های زیر از سایر مقالات نیز استفاده نمایید:

لیست مقالات ترجمه شده ✓

لیست مقالات ترجمه شده رایگان ✓

لیست جدیدترین مقالات انگلیسی ISI ✓

سایت ترجمه فا ؛ مرجع جدیدترین مقالات ترجمه شده از نشریات معتبر خارجی