



ارائه شده توسط:

سایت ترجمه فا

مرجع جدیدترین مقالات ترجمه شده

از نشریات معتبر

یک IC فرستنده ولتاژ بالا CMOS برای کاربردهای تصویربرداری پزشکی فراصوتی

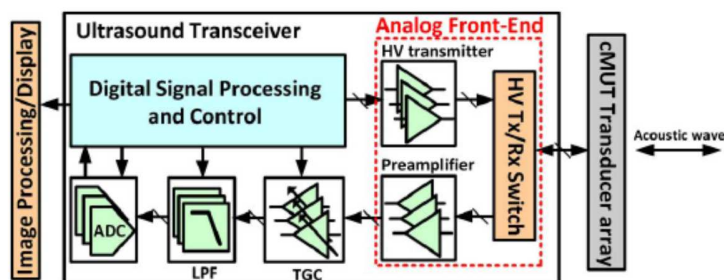
چکیده - مدار مجتمع فرستنده (HV) ولتاژ بالا برای کاربردهای تصویربرداری پزشکی فراصوتی با استفاده از فن آوری دو قطبی / CMOS / DMOS 0.18 میکرون پیاده سازی می شود. فرستنده HV پیشنهادی، تنها با استفاده از ترانزیستورهای CMOS استاندارد در یک پیکربندی پشته ای با مدار بایاس گیت پویا، به یکپارچگی بالا دستیابی پیدا می کند، در حالی که با موفقیت، دستگاه مبدل فراصوتی میکروماشینی خازنی غوطه ور در یک محیط روغنی را بدون مسائل قابلیت اطمینان شکست هدایت می نماید. فرستنده HV شامل درایور خروجی و شیفت دهنده های سطح ولتاژ، بیش از 10-V_{p-p} را در فرکانس 1.25 مگاهرتز تولید می کند و تنها 0.022 متر مربع از مساحت قالب هسته را اشغال می کند.

عبارات شاخص-مبدل فراصوتی خازنی میکروماشینی (CMUT)، بایاس گیت پویا، فرستنده با ولتاژ بالا (HV)، شیفت دهنده سطح، درایور خروجی، تصویربرداری پزشکی فراصوتی.

1. مقدمه

در سال های اخیر، تصویربرداری فراصوتی، با توجه به مشخصات آن با ضرر کمتر برای بدن انسان در مقایسه با سایر روش های شناخته شده مانند تصویربرداری رزونانس مغناطیسی، توموگرافی کامپیوتری، و اشعه X، علاقه زیادی را در زمینه پزشکی به دست آورده است. علاوه بر این، حتی ظهور فن آوری دستگاه مبدل فراصوتی میکروماشینی خازنی (CMUT) [1] در طول دهه گذشته، علاقه های بیشتری را به خود جلب کرده است. در مقایسه با همتای پیزوالکتریک آن، CMUT، مزایای استفاده از پهنای باند گسترده تر عملیاتی، ساخت ساده تر برای پیاده سازی های آرایه بزرگ، و سهولت بیشتری از مجتمع سازی را با مدارهای مجتمع نهایی (IC ها) به دلیل سازگاری با روند استاندارد CMOS فراهم می کند. اخیراً، آرایه های CMUT دوبعدی با ICهای نهایی مجتمع برای تصویربرداری سنجش حجمی فراصوتی سه بعدی برای منافع بهبودیافته مانند وضوح و نسبت سیگنال به نویز بالاتر (SNR) توسعه داده شده اند [2].

شکل 1. یک بلوک دیاگرام سیستم فراصوتی نوعی را برای کاربردهای تصویربرداری پزشکی نشان می دهد. این سیستم فراصوتی شامل یک آرایه مبدل، یک فرستنده-گیرنده واسطه متشکل از یک فرستنده ولتاژ بالا (HV) و گیرنده کم نویز، و بلوک های پردازش تصویر/سیگنال برای ساخت تصویر می شود. انتهای جلویی آنالوگ فرستنده-گیرنده، نقش مهمی در تصمیم گیری عملکرد کلی سیستم مانند حساسیت و SNR سیستم فراصوتی ایفا می کند [3]، [4].

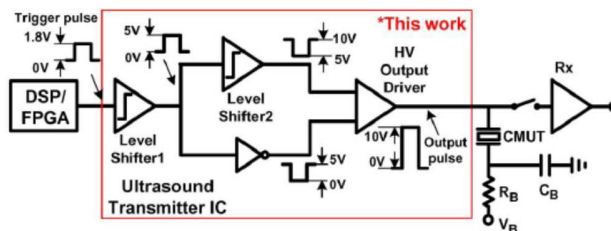


شکل 1. بلوک دیاگرام یک سیستم تصویربرداری پزشکی فراصوتی نوعی.

به منظور حمایت از آرایه های بزرگ دوبعدی، تعداد زیادی از عناصر مبدل مورد نیاز است، که در نتیجه به افزایش در تعداد سلول های IC نهایی واسطه ای دقیقاً بسته بندی شده با پیوند-فلیپ-تراشه منجر می شود، که مسائل مجتمع سازی قابل توجهی را به علت مساحت محدود قالب در دسترس برای هر سلول مطرح می نماید. یکی از مسائل اصلی، فرستنده منطقه-گرسنه HV در IC واسطه آنالوگ نهایی است. فرستنده HV معمولاً از ترانزیستورهای MOS بزرگ HV دوپل-انتشاری (DMOS) [2]، [5]، [6] برای تولید سیگنال های پالس خروجی HV به منظور تحریک CMUT برای تولید فشار بالای آکوستیک بهره گیری می نماید، در حالی که قابلیت اطمینان برای جلوگیری از امکان شکست اتصال دستگاه را حفظ می نماید.

به طور خلاصه، یک فرستنده HV بسیار مجتمع که از ترانزیستورهای استاندارد CMOS هدف قرار داده شده برای تصویربرداری پزشکی فراصوتی در یک دستگاه سوزن بسیار مجتمع برای کاربردهای مامایی و امراض زنانه استفاده می نماید، ارائه شده است. هر دوی درایور پالس خروجی HV و شیفتر دهنده سطح، معماری چند پشته ای پیشنهادی با مدار بایاس گیت پویا را به منظور تولید سیگنال پالس بیش از $10^{-V_{p-p}}$ در فرکانس 1.25 مگاهرتز را

در حین هدایت دستگاه CMUT غوطه ور در محیط روغنی اتخاذ می کنند. یک ولتاژ درایو 10-10V که پایین تر از کاربردهای فراصوتی معمولی است، به چند دلیل در این کار انتخاب شده است. (1) یک دستگاه CMUT با یک غشاء نازک و ولتاژ فروپاشی کم برای مجتمع سازی با IC توسعه مورد استفاده قرار می گیرد (2) فشار آکوستیک تولید شده حاصل، الزامات این کاربرد را برآورده می سازد. (3) مقدار مصرف توان پویا در طول عملیات باید با توجه به حرارت بافت مینیمم شود، زمانی که سوزن وارد بافت بدن انسان می شود. بخش دوم، به طور خلاصه به معماری فرستنده می پردازد، در حالی که بخش سوم، طراحی مدار را با جزئیات توصیف می نماید. بخش چهارم، نتایج تجربی را ارائه می دهد و پس از آن نتیجه گیری در بخش پنجم ارائه می شود.



شکل 2. معماری فرستنده HV فراصوتی.

2. معماری فرستنده HV

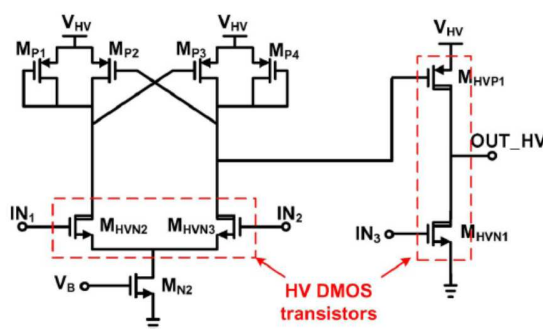
معماری کلی فرستنده فراصوتی HV در شکل 2 نشان داده شده است. این معماری شامل یک شیفت دهنده سطح می شود که سیگنال تریگر ورودی $1.8\text{-}V_{p-p}$ تولید شده آرایه-گیت- قابل برنامه ریزی-میدان/پردازنده-سیگنال-دیجیتال را به یک سیگنال پالس $5\text{-}V_{p-p}$ تبدیل می کند. سپس، سیگنال $5\text{-}V_{p-p}$ به دو مسیر جداگانه تقسیم می شود. مسیر بالایی شامل یک شیفت دهنده سطح دوم و یک بافر مخروطی برای تبدیل سیگنال به نوسان بین 5 و 10 V به منظور هدایت تحریک گیت ترانزیستور PMOS از درایور خروجی می شود. مسیر پایین تر، از سوی دیگر، از طریق بافرهای مبتنی بر اینورتر برای درایو گیت ترانزیستور NMOS برای درایور خروجی است. درایور خروجی توسط عنصر CMUT دنبال می شود که در آن CMUT با یک پالس $10\text{-}V_{p-p}$ HV تحریک می شود به طوری که یک سیگنال فراصوتی با فشار صوتی کافی برای انتشار از طریق رسانه های صوتی تولید می شود. عرض پالس، دوره و مقدار مورد نیاز از فشار صوتی ایجاد شده، که مربوط به حداکثر ولتاژ سیگنال پالس خروجی است، در

سطح سیستم با توجه به کاربرد خاص تصویربرداری پزشکی، و همچنین به عنوان ویژگی های دستگاه مبدل زیر تعیین می شوند. ترمینال دیگر دستگاه CMUT به یک ولتاژ بایاس DC از طریق مقاومت بایاس بزرگ R_B و یک خازن ac کنارگذر C_B ، برای بایاس CMUT نزدیک ولتاژ شکست برای بازده انتقال بالا متصل می شود. درایور خروجی و واسطه CMUT نیز به انتهای جلویی آنالوگ گیرنده متصل می شود که متشکل از یک سوئیچ جداسازی HV و یک پیش تقویت کننده کم نویز برای تقویت سیگنال ضعیف جریان الکتریکی وارده تبدیل شده از سیگنال فراصوتی منعکس شده می باشد، به طوری که می توان آن را در مراحل زیر برای ساخت تصویر پردازش نمود. این کار بخش فرستنده HV-گیرنده نهایی کلی آنالوگ فراصوتی را ارائه می دهد.

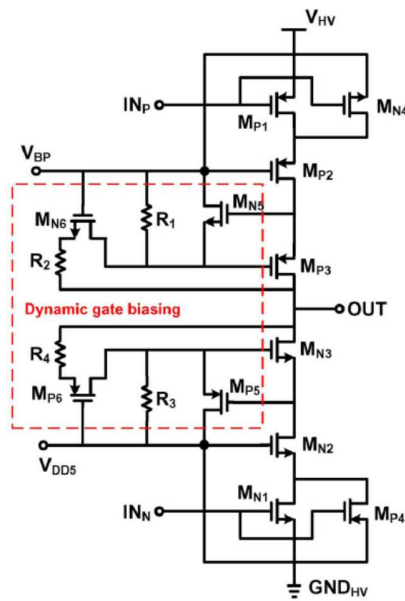
3. طراحی مدار

A فرستنده قبلی HV

شکل 3. فرستنده HV قبلا توسعه یافته [5]، [6] را نشان می دهد که متشکل از یک شیفت دهنده سطح و یک درایور خروجی برای تحریک مبدل زیر با نوسان ولتاژ بزرگ به منظور تولید سیگنال فشار صوتی به اندازه کافی بالا می باشد. به منظور جلوگیری از شکست اتصال ترانزیستورهای منظم MOS در حین عملیات HV، ترانزیستورهای خاص به نام ترانزیستورهای DMOS، که می تواند یک ولتاژ تخلیه بالا را برای منبع حفظ کند، در شیفت دهنده سطح و درایور خروجی استفاده می شود، و از این رو، قابلیت اطمینان در عملیات مدار حفظ می شود. نقطه ضعف این ترانزیستورهای DMOS، هزینه اضافه فرایند، افزایش اندازه طرح، و خازن های پارازیتی است.



شکل 3. شماتیک ساده شده فرستنده HV قبلی.



شکل 4. شماتیک درایور خروجی HV پیشنهادی

علاوه بر این، مقاومت دستگاه در حالت روشن برای این ترانزیستورها بزرگتر از مقاومت ترانزیستورهای منظم CMOS است، و اندازه بندی به منظور تحریک عنصر CMUT زیر برای یک HV در فرکانس های مگا هرتز به اندازه کافی بزرگ است. همانطور که سیستم های فراصوتی بیشتر در کاربردهای تصویربرداری پزشکی، برای بهبود عملکرد سیستم به آرایه های دوبعدی با چگالی بالا نیاز دارند، اجتناب ناپذیر است که IC آنالوگ نهایی، مجتمع سازی بالاتر را برای به حداقل رساندن مساحت کلی قالب و پایین آوردن هزینه تولید فراهم نماید.

B. فرستنده HV پیشنهادی

همانطور که در شکل 2 در بخش قبلی نشان داده شده است، IC فرستنده فراصوتی پیشنهادی شامل سه مرحله می شود. بخش کلیدی در زنجیره فرستنده، درایور خروجی پوش-پول است که CMUT زیر را با یک سیگنال پالس HV برای تولید یک سیگنال بزرگ فشار آکوستیک تحریک می نماید. شکل 4 نشان دهنده شماتیک درایور خروجی HV پیشنهادی است. در مقایسه با طبقه درایور خروجی در فرستنده HV قبلی، تمام ترانزیستورهای DMOS HV، M_{HVP1} و M_{HVN1} در شکل 3 با ترانزیستورهای CMOS استاندارد 5 ولتی جایگزین می شوند. قابلیت ولتاژ ترانزیستورهای اکسید نازک و ضخیم به آسانی ارائه شده توسط فرایند از طریق پشته بندی گسترش یافته است [7].

[8]. اگر چه دو پشته از ترانزیستورهای 5 ولتی از لحاظ نظری می توانند از ولتاژ درین-به-سورس حمایت کنند، سه پشته از ترانزیستورهای NMOS، M_{N1} ، M_{N2} و M_{N3} و ترانزیستورهای PMOS، M_{P1} ، M_{P2} و M_{P3} در این نسخه برای حمایت از نوسان خروجی $10-V_{p-p}$ با حاشیه برای بهره برداری بدون مسائل قابلیت اطمینان اکسید شدن و یا شکست اتصال برای تمام گوشه های مختلف فرآیند، ولتاژ و دما استفاده می شوند. برای ممکن نمودن عملیات پوش-پول یکنواخت، مدار بایاس گیت پویا برای گیت ترانزیستورهای پشته بندی شده در طول انتقال ها استفاده می شود و همچنین گره های داخلی را در محدوده ولتاژ مجاز محدود می نماید. مدار بایاس گیت پویا متشکل از مقاومت های R_1 ، R_2 ، R_3 و R_4 و ترانزیستورهای M_{N5} ، M_{N6} ، M_{P5} و M_{P6} ، یک طراحی بهبود یافته از ساختار مدار در [9] با تعداد کاهش یافته از عناصر منفعل و پیچیدگی کلی است. برای طراحی ما، زمانی که فرکانس عملیات کمتر باشد و اندازه ترانزیستورها کوچکتر باشد، خازن پارازیتی گیت-درین، که باعث از حد خارج شدن در طول انتقال های ON-OFF (روشن-خاموش) می شود، مهم نیست، و به همین دلیل، این خازن ها و مقاومت های مصرف کننده مساحت برای به حداقل رساندن مساحت کلی پس از تایید با مقدار گسترده ای از شبیه سازی های گوشه حذف شدند. همچنین، اضافه نمودن ترانزیستورهای M_{P4} و M_{N4} به تعریف سریع گره ها در طول گذارها کمک می کند.

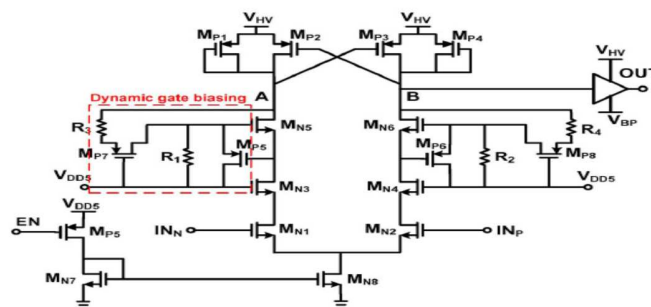
برای تجزیه و تحلیل بهره برداری از درایور خروجی، دو گذار حالت عملیات برای بخش خروجی NMOS در نظر گرفته می شوند.

هنگامی که I_{N} ، منطق "بالا" می شود (یک گذار ورودی کم به بالا از 0 تا 5 ولت)، M_{N1} روشن می شود که باعث خواهد شد گره سورس M_{N2} تخلیه شود و M_{N2} را روشن می نماید، زمانی که گیت M_{N2} به طور مداوم در V_{DD5} بایاس می شود. زمانی که درین M_{N2} تخلیه می شود، این M_{P5} را روشن می کند و باعث می شود که گیت M_{N3} به V_{DD5} اتصال کوتاه شود، همچنین M_{N3} را روشن می کند. ولتاژ در گره خروجی تخلیه می شود و برابر با $GND_{HV} + V_{DS_MN1,2,3}$ می شود که در آن $V_{DS_MN1,2,3}$ با افت ولتاژ ناشی از جریان پویا

از طریق پایانه های تخلیه خروجی ضرب در مقاومت ترکیبی R_{ON} برابر است. نسبت اندازه (W / L) از ترانزیستورهای خروجی به منظور کاهش مقاومت-روشن شدن برای به حداقل رساندن افت ولتاژ در طول عمل روشن شدن نسبتاً بزرگ است. با این حال، خازن های مساحت و پارازیتی در نظر گرفته می شوند که باید در مورد اندازه کلی تصمیم گرفته شود. در این حالت، هر دوی M_{P4} و M_{P6} خاموش هستند، زمانی که ولتاژ گیت-سورس تقریباً برابر است و در نتیجه در قطع است.

هنگامی که IN_N منطق "پایین" می شود (گذار ورودی بالا به پایین)، این M_{N1} را خاموش می کند اما M_{P4} را روشن می نماید، که باعث می شود که گره گیت و سورس M_{N2} در V_{DD5} بایاس شود، که M_{N2} را خاموش می نماید. در حال حاضر، زمانی که گره خروجی یک گذار را از "پایین" به "بالا" می سازد، این باعث می شود که M_{P6} روشن شود. سپس، ولتاژ گیت M_{N3} توسط بخش مقاومت های R_4 ، R_{ON_MP6} و R_3 مقاومت بین گره خروجی و ولتاژ بایاس M_{N2} تعیین می شود که در V_{DD5} است.

در طی این عملیات پوش-پول، ولتاژ خروجی HV، که ممکن است بیش از $10 V_{p-p}$ تجاوز نماید، در میان پایانه های درین-به-سورس ترانزیستورهای پشته بندی شده توزیع می شود. علاوه بر این، زمانی که ولتاژ شکست اتصال درین به بدنه بیش از 14 V می شود، هیچ مشکل قابلیت اطمینان وجود ندارد. عملیات برای بخش PMOS یکسان با قسمت NMOS است، به جز آن که این مکمل است.



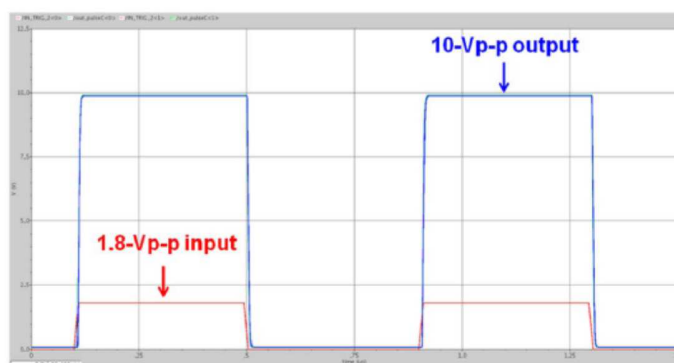
شکل 5. شماتیک شیفت دهنده سطح 5- به 10- ولت پیشنهادی

شکل 5 نشان دهنده شیفت دهنده سطح دوم و بافر مخروطی مورد استفاده برای تبدیل یک پالس نوسانی از 0 تا 5V برای یک پالس 5- تا 10-V برای تحریک گیت PMOS از درایور خروجی است. مشابه با درایور خروجی، تمام ترانزیستورهای استفاده شده، ترانزیستورهای استاندارد CMOS اکسید-نازک 1.8-V و یا اکسید-ضخیم 5-V ارائه شده توسط این فرآیند می باشند. گیت M_{N1} (IN_N) توسط یک سیگنال پالس $5-V_{p-p}$ تحریک می شود، در حالی که گیت M_{N2} (IN_P) توسط پالس $5-V_{p-p}$ معکوس تحریک می شود. هنگامی که IN_N منطق "بالا" باشد، این، M_{N1} را روشن خواهد نمود که باعث می شود گره منبع M_{N3} تخلیه شود و موجب روشن شدن M_{N3} می شود، زمانی که گیت M_{N3} به طور مداوم در V_{DD5} بایاس می شود. زمانی که در سن M_{N3} تخلیه می شود، این موجب روشن شدن M_{P5} می شود و سبب می شود که گیت M_{N5} به V_{DD5} اتصال کوتاه شود، و همچنین موجب روشن شدن M_{N5} می شود. ولتاژ گره A برابر $V_{HV} - V_{DS_MP1}$ می شود که موجب روشن شدن M_{P3} می شود و گره "B" به V_{HV} اتصال کوتاه می شود. گره های "A" و "B" گذارهایی را بین V_{HV} و $V_{HV} - V_{DS_MP1,4}$ انجام می دهند که در آن $V_{DS_MP1,4}$ در حدود 5V کنترل شده توسط اندازه ترانزیستورهای $M_{P1,4}$ تعیین می شود. بافر مخروطی زیر، سیگنال خروجی را برای نوسان بین V_{HV} and V_{BP} تنظیم می کند که در آن V_{BP} به حدود نیمی از V_{HV} کنترل می شود.

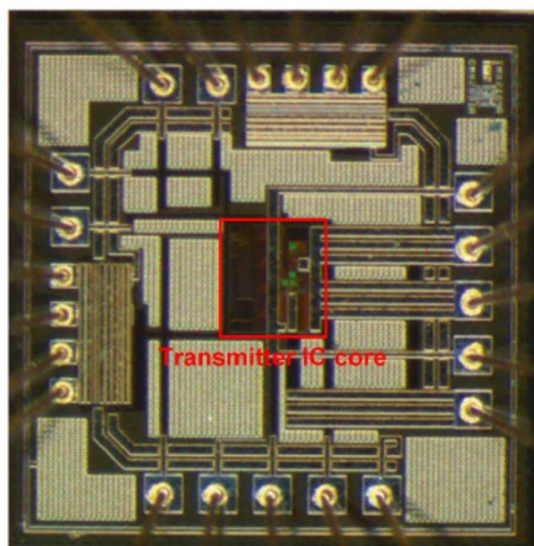
شیفت دهنده سطح مرحله اول در شکل 2 یک شیفت دهنده سطح ساکن مرسوم [10] استفاده شده برای تبدیل یک سیگنال $1.8-V_{p-p}$ به سیگنال $5-V_{p-p}$ است.

شکل 6 نشان دهنده نمودار شبیه سازی گذرا است که در آن پهنای پالس سیگنال ورودی تحریک $1.8-V_{p-p}$ 384-ns برای اولین ورودی شیفت دهنده سطح و نتایج سیگنال پالس $10-V_{p-p}$ در خروجی درایور با تاخیر کوچک اعمال می شود. تمام گره های داخلی، حدود فرایند را برای تمام گوشه های شبیه سازی برآورده می سازد. شرایط بار در درایور خروجی در این شبیه سازی، یک مدل CMUT الکتریکی معادل با یک خازن موازی 10 پیکوفاراد است.

توجه ویژه ای در مرحله طرح کردن برای جداسازی مدارهای عامل HV و بخش های ولتاژ به طور منظم معطوف شود. همچنین، فلزات عالی گسترده برای مسیریابی تامین HV، زمین HV، و گره های خروجی از هسته به پدها برای به حداقل رساندن مقاومت پارازیتی و پشتیبانی از جریان پویای بالا از طریق این مسیر استفاده می شوند. در مقایسه با طرح های فرستنده HV قبلی با استفاده از دستگانه های DMOS، مساحت هسته شامل درایور خروجی و دو شیفت دهنده سطح به طرز چشمگیری کاهش یافته است.



شکل 6. ضبط نمودار شبیه سازی گذرا برای تحریک ورودی در مقابل پالس خروجی HV.

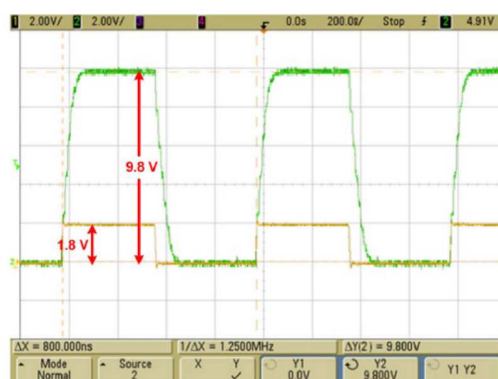


شکل 7. عکس ریز تراشه برای IC فرستنده پیاده سازی شده.

4. نتایج تجربی

A. مشخصات IC فرستنده

فرستنده فراصوتی HV در یک فرآیند پلی شش فلزی (P 6M1) دو قطبی / CMOS / DMOS (BCD) 0.18 میکرون با حمایت از 30 V برای ولتاژ درین به سورس و ولتاژ گیت به سورس 5 ولتی برای ادوات DMOS ساخته می شود. ادوات CMOS 1.8 - و 5.6 V استاندارد نیز پشتیبانی می شوند. هیچ دستگاہ HV DMOS در طراحی برای فرستنده HV پیشنهادی استفاده نمی شود. عکس ریز تراشه در شکل 7 نشان داده شده است. که در آن کل منطقه تراشه هسته 0.022 متر مربع است. همه پدها به جز منبع HV و پدهای خروجی شامل مدارهای تخلیه - الکترواستاتیک با استفاده از جفت های دیود می شوند. شکل 8 نشان دهنده ضبط اندازه گیری شده پالس تریگر ورودی $1.8\text{-}V_{p-p}$ به ازای سیگنال پالس خروجی $9.8\text{-}V_{p-p}$ در یک فرکانس 1.25 مگاهرتز برای هدایت یک بار خازنی PF-15 در خروجی است. افزایش سیگنال خروجی و زمان های افت 40-50 نانو ثانیه اندازه گیری می شوند، در حالی که زمان تاخیر ورودی-خروجی، 22.5 نانو ثانیه است. سیگنال تریگر ورودی خارجی توسط یک ژنراتور شکل موج دلخواه فراهم شده است. تا $13\text{ }V_{p-p}$ از خروجی پالس ولتاژ بدون مشکل ایجاد می شود. جدول 1، عملکرد اندازه گیری شده فرستنده IC را خلاصه نموده است.



شکل 8. پالس تریگر ورودی اندازه گیری شده به ازای پالس خروجی HV.

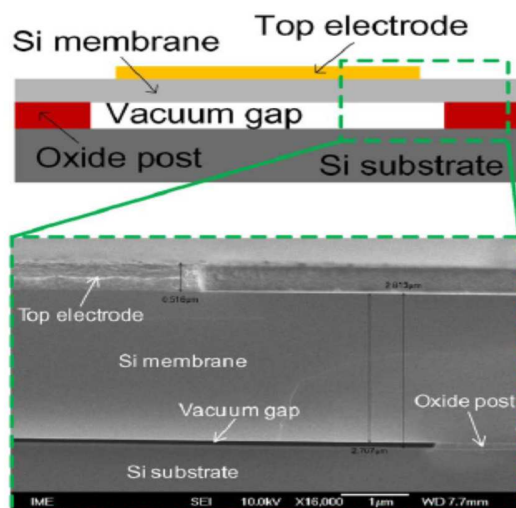
جدول مقایسه عملکرد پیشنهادی برای IC فرستنده HV

پارامتر	این کار	[5]	[6]
بلوک ها	شیفت دهنده سطح، دراپور خروجی HV	شیفت دهنده سطح، دراپور خروجی HV	شیفت دهنده سطح -DC، دراپور خروجی HV
ولتاژ ورودی	1.8 v	1.8v	5v
ولتاژ خروجی	9.8-12.8v	30v	59 v
فرکانس عملیات	1.25MHZ	35MHZ	5MHZ
تاخیر ورودی-خروجی	22.5ns	<20ns	-
زمان صعود/افول	40-50ns	<5ns	69/58ns
بار خروجی	15pF	40pF	20pF
مصرف توان	19.9 mA 0.43 mA استاتیک (شبه سازی شده)	300 mA دینامیک 28 mA استاتیک (شبه سازی شده)	200 mA دینامیک (شبه سازی شده)
مساحت تراشه	0.022 mm ²	0.336 mm ²	4.25 mm ²
فناوری فرآیند	0.18μm BCD (only CMOS used)	0.18μm BCD	0.8μm CMOS/ DMOS

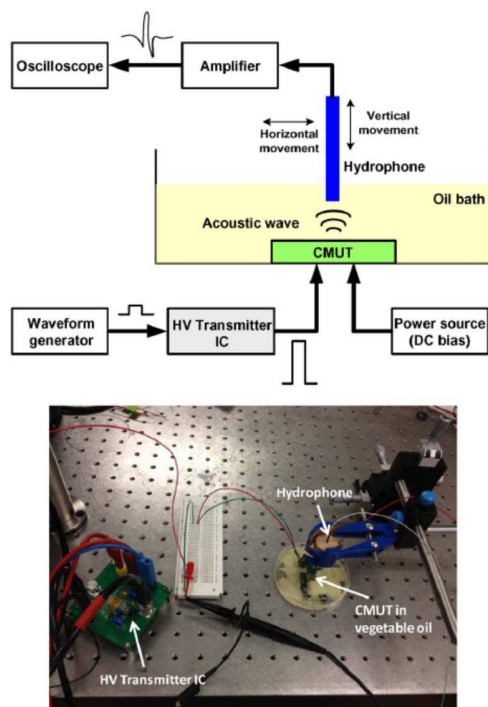
B. آزمایش انتقال صوتی با IC و CMUT

در مرحله بعد، آزمایش انتقال آکوستیک با IC فرستنده و عنصر توسعه یافته CMUT در خانه با اندازه سلول از 30-90 میکرومتر، اندازه فاصله 100 نانومتر، و ضخامت غشاء و فرآیندهای غشایی 3 میکرومتر انجام می شود. نمونه های CMUT با فرکانس مرکزی در چند مگا هرتز برای آزمایش استفاده می شوند. شکل 9 نشان دهنده تصاویر میکروسکوپ الکترونی به صورت مقطعی و اسکن (SEM) از CMUT ساخته شده است. بلوک دیاگرام و عکس راه اندازی آزمایش انتقال آکوستیک با IC فرستنده و نمونه CMUT ساخته شده در شکل 10 نشان داده شده است. نمونه CMUT بر روی یک PCB جداگانه نصب می شود و به IC فرستنده از طریق اتصال سیم متصل می شود. PCB نصب شده CMUT در یک ظرف شیشه ای پر شده با روغن برای تقلید از محیط زیر آب قرار می گیرد، در حالی که برد IC نصب شده در خارج قرار می گیرد. یک هیدروفون در فاصله نزدیک به چند میلی متر از CMUT

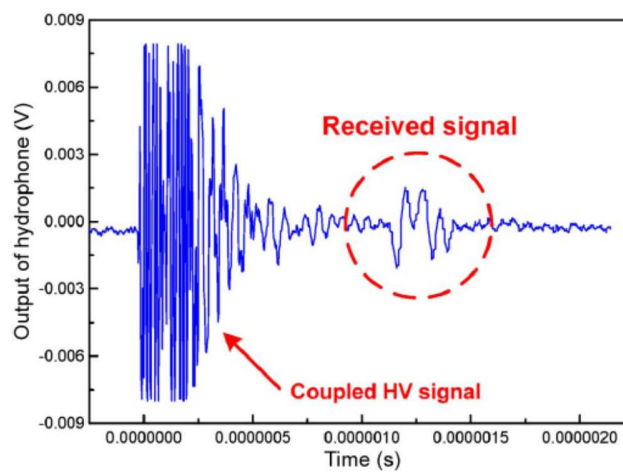
برای اندازه گیری فشار صوتی منتقل شده حاصل قرار داده می شود و به یک سیگنال ولتاژ تبدیل می شود. ژنراتور شکل موج دلخواه خارجی دوباره برای تولید پالس ورودی $1.8-V_{p-p}$ مورد استفاده قرار می گیرد و به یک سیگنال پالس $10-V_{p-p}$ توسط IC فرستنده برای تحریک CMUT در خروجی تقویت می شود. سیگنال الکتریکی را به سیگنال فشار صوتی متناظر با میزان ولتاژ اعمال شده تبدیل می نماید. یک ولتاژ بایاس DC 10-V به برای الکتروود بالای CMUT برای آزمایش استفاده می شود. شکل 11 نشان دهنده سیگنال تبدیل شده از فشار آکوستیک به ولتاژ در خروجی هیدروفون است. سیگنال با دامنه بالا قبل از 5 میکرو ثانیه در شکل از تداخل با سیگنال HV منتقل شده است. سیگنال ولتاژی دریافتی را می توان به وضوح پس از یک تاخیر معین مشاهده نمود. یک آزمایش آکوستیک اضافی با سیگنال های ورودی با عرض پالس های مختلف و ولتاژهای مختلف بایاس DC اعمال شده برای CMUT برای تایید عملکرد صحیح فرستنده HV IC انجام می شود. نتایج نشان دهنده یک عملیات موفقیت آمیز IC فرستنده HV متشکل از ترانزیستورهای CMOS استاندارد پشته ای برای کاربردهای تصویربرداری پزشکی فراصوتی است.



شکل 9. نمودار (بالا) مقطعی و تصویر (پایین) SEM از نمونه CMUT توسعه یافته برای آزمایش همزمان با IC فرستنده HV.



شکل 10. راه اندازی آزمایش اکوستیک انتقال برای IC فرستنده پیاده سازی و نمونه ساخته شده CMUT.



شکل 11. سیگنال ولتاژ خروجی هیدروفون اندازه گیری شده در روغن.

5. نتیجه گیری

یک IC فرستنده فراصوتی HV برای چند کاربردهای تصویربرداری پزشکی با استفاده از فرآیندهای HV BCD 0.18 میکرون پیاده سازی شده است. فرستنده HV، که شامل درایور خروجی و شیفت دهنده سطح پیشنهادی می

شود، به سیگنال پالس خروجی $10-V_{p-p}$ با قابلیت اطمینان قوی دستیابی پیدا می کند، در حالی که تنها از ترانزیستورهای پشته ای CMOS استاندارد برای مجتمع سازی بالا و هزینه کم استفاده می نماید.

یک نمایش موفق برای آزمایش آکوستیک در محیط روغن با استفاده از IC فرستنده HV پیشنهادی و نمونه CMUT توسعه یافته انجام می شود. برای کاربردهای نیازمند فشار آکوستیک منتقله بالاتر، پشته های اضافی را می توان به سادگی برای طراحی پیشنهادی با مدارهای بایاس پویا برای حفظ یک ولتاژ بالاتر برای تحریک مبدل زیر اضافه نمود.

این مقاله، از سری مقالات ترجمه شده رایگان سایت ترجمه فا میباشد که با فرمت PDF در اختیار شما عزیزان قرار گرفته است. در صورت تمایل میتوانید با کلیک بر روی دکمه های زیر از سایر مقالات نیز استفاده نمایید:

لیست مقالات ترجمه شده ✓

لیست مقالات ترجمه شده رایگان ✓

لیست جدیدترین مقالات انگلیسی ISI ✓

سایت ترجمه فا ؛ مرجع جدیدترین مقالات ترجمه شده از نشریات معتبر خارجی